

课程名称：高级计算机体系结构

一、课程编码：XXX

课内学时：48 学分：3

二、适用学科专业：计算机科学与技术

三、先修课程：计算机组成原理和体系结构，操作系统和编译原理与设计

四、教学目标

通过本课程的学习，使研究生：

- 1、了解并行计算机体系结构的基础和当代主流并行计算机系统；
- 2、熟悉存储顺序性、Cache 一致性、流水线和片上网络等内容，初步掌握高性能处理器的设计与分析方法；
- 3、熟悉硬件加速器、非易失性存储、3D 芯片堆叠等新技术及其对计算机体系结构设计的影响；
- 4、熟悉 GPU 体系架构，初步了解 GPU 编程方法；
- 5、了解处理器性能评测基本手段和方法。

五、教学方式

课堂讲授与网络辅导，材料自学与课堂讨论，穿插实例分析

六、主要内容及学时分配

- | | |
|----------------------|-------|
| 1. 绪论 | 3 学时 |
| 1.1 传统计算机体系结构 | |
| 1.2 体系结构与微体系结构 | |
| 2. 典型处理器介绍 | 3 学时 |
| 2.1 ARM处理器发展历史及其体系结构 | |
| 2.2 DSP处理器体系结构 | |
| 2.3 国产处理器发展现状 | |
| 3. 处理器模拟器 | 3 学时 |
| 3.1 基于模拟器的体系结构性能分析 | |
| 3.2 典型模拟器介绍 | |
| 4. 高性能处理器设计 | 15 学时 |
| 4.1 共享存储系统及存储层次 | |
| 4.2 存储顺序性模型 | |
| 4.3 Cache一致性协议 | |
| 4.4 流水线设计与实现 | |
| 4.5 片上互连网络 | |
| 4.6 处理器实例分析 | |
| 5. 新技术专题 | 15 学时 |
| 5.1 GPU体系结构及编程方法 | |
| 5.2 虚拟机 | |
| 5.3 新型存储器 | |
| 5.4 3D芯片堆叠技术 | |

5.5 硬件加速器

- | | |
|-----------------|-----|
| 6. 处理器性能评测 | 3学时 |
| 7. 专题讨论、客座报告及其他 | 3学时 |
| 8. 复习考试 | 3学时 |

七、考核与成绩评定

成绩以百分制衡量。

成绩评定依据:平时作业成绩占30%，期末笔试成绩占70%。

八、参考书及学生必读参考资料

[1] John L. Hennessy, David A. Patterson. Computer Architecture: A Quantitative Approach. Morgan Kaufmann; 5 edition, 2011

[3] David A. Patterson, John L. Hennessy. Computer Organization and Design: The Hardware/Software Interface. Morgan Kaufmann, 1997

[2] Mark D. Hill, Synthesis Lectures on Computer Architecture. MORGAN & CLAYPOOL PUBLISHERS.

[4] 古志民, 孙贤和. 并行计算机系统结构与可扩展计算. 清华大学出版社, 2009

九、大纲撰写人: 计卫星